

DIALOG(R)File 351:Derwent WPI
(c) 2003 Thomson Derwent. All rts. reserv.

009644498 **Image available**

WPI Acc No: 1993-338047/199343

XRPX Acc No: N93-261243

PIN junction photovoltaic cell or photosensor - has i-TYPE a-SiGe semiconductor layer with a maximal point for the Ge content

Patent Assignee: CANON KK (CANO)

Inventor: MATSUDA K; MURAKAMI T; SANO M

Number of Countries: 021 Number of Patents: 009

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
EP 566972	A1	19931027	EP 93106028	A	19930414	199343 B
AU 9336902	A	19931021	AU 9336902	A	19930414	199349
JP 6021494	A	19940128	JP 9385105	A	19930322	199409
US 5324364	A	19940628	US 9345176	A	19930413	199425
AU 656067	B	19950119	AU 9336902	A	19930414	199510
EP 566972	B1	19990331	EP 93106028	A	19930414	199917
DE 69324183	E	19990506	DE 624183	A	19930414	199924
			EP 93106028	A	19930414	
ES 2131081	T3	19990716	EP 93106028	A	19930414	199935
KR 132552	B1	19980416	KR 936272	A	19930415	200011

Priority Applications (No Type Date): JP 9385105 A 19930322; JP 92119843 A 19920415

Cited Patents: Jnl.Ref; EP 304145; EP 500067; JP 3101274; JP 62224981; US 4816082; US 5104455

Patent Details:

Patent No Kind Lan Pg Main IPC Filing Notes

EP 566972 A1 E 64 H01L-031/075

Designated States (Regional): AT BE CH DE DK ES FR GB GR IE IT LI LU MC NL PT SE

US 5324364 A 47 H01L-031/075

AU 656067 B H01L-031/042 Previous Publ. patent AU 9336902

EP 566972 B1 E H01L-031/075

Designated States (Regional): AT BE CH DE DK ES FR GB GR IE IT LI LU MC NL PT SE

DE 69324183 E H01L-031/075 Based on patent EP 566972

ES 2131081 T3 H01L-031/075 Based on patent EP 566972

KR 132552 B1 H01L-033/00

AU 9336902 A H01L-031/042

JP 6021494 A H01L-031/04

Abstract (Basic): EP 566972 A

The device comprises a substrate and a pin junction semiconductor active layer region on the substrate. The pin junction active layer region comprises a p-type layer (105) composed of a p-type non-single crystalline semiconductor material, an i-type layer composed of an i-type non-single crystalline material and an n-type layer (103) composed of an n-type non-single crystalline material.

A buffer layer (118) comprises a non-single material not contg. germanium atoms interposed between the p- and i-type layers. A second buffer layer (117) not contg. germanium atoms is interposed between the i- and n-type layers. The i-type layer is formed of an amorphous silicon germanium material contg. germanium atoms in an amt. of 20 to 70 atomic percent in the entire region.

USE/ADVANTAGE - Eg for powering watch or calculator or as sensor in image reader. Can be used as daily power supply source.

Dwg.1/24

Abstract (Equivalent): US 5324364 A

The device comprises a substrate and a pin junction semiconductor

active layer region on the substrate. The pin junction active layer region comprises a p-type layer (105) composed of a p-type non-single crystalline semiconductor material, an i-type layer composed of an i-type non-single crystalline material and an n-type layer (103) composed of an n-type non-single crystalline material.

A buffer layer (118) comprises a non-single material not contg. germanium atoms interposed between the p- and i-type layers. A second buffer layer (117) not contg. germanium atoms is interposed between the i- and n-type layers. The i-type layer is formed of an amorphous silicon germanium material contg. germanium atoms in an amt. of 20 to 70 atomic percent in the entire region.

USE/ADVANTAGE - Eg for powering watch or calculator or as sensor in image reader. Can be used as daily power supply source.

Dwg.1/26

Title Terms: PIN; JUNCTION; PHOTOVOLTAIC; CELL; PHOTORENSOR; TYPE;
SEMICONDUCTOR; LAYER; MAXIMUM; POINT; CONTENT

Derwent Class: U12; X15

International Patent Class (Main): H01L-031/04; H01L-031/042; H01L-031/075;
H01L-033/00

File Segment: EPI

Manual Codes (EPI/S-X): U12-A02A2C; U12-A02A2F; X15-A02A

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-21494

(43) 公開日 平成6年(1994)1月28日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 31/04		7376-4M	H 0 1 L 31/04	B
		7376-4M		W

審査請求 未請求 請求項の数30(全 24 頁)

(21) 出願番号	特願平5-85105	(71) 出願人	000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
(22) 出願日	平成5年(1993)3月22日	(72) 発明者	松田 高一 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
(31) 優先権主張番号	特願平4-119843	(72) 発明者	佐野 政史 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
(32) 優先日	平4(1992)4月15日	(72) 発明者	村上 勉 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
(33) 優先権主張国	日本 (J P)	(74) 代理人	弁理士 荻上 豊規

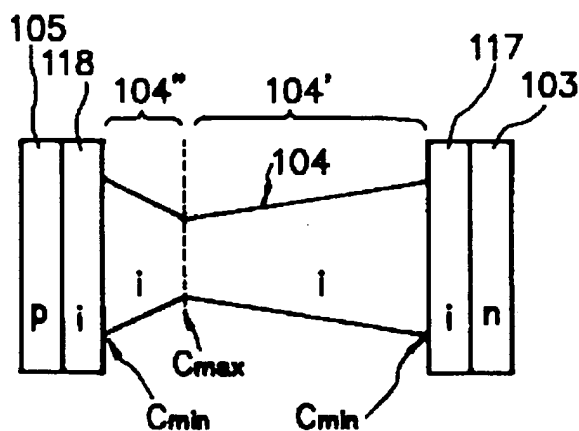
(54) 【発明の名称】 光起電力デバイス

(57) 【要約】 (修正有)

【目的】 初期の光起電力特性を良好にするとともに、光照射後の特性劣化を抑制した光起電力デバイスを提供すること。

【構成】 I層(104)を構成するアモルファスシリコンゲルマニウムにおけるGe原子の含有量を20乃至70原子%の範囲とし、Ge原子の含有量が層厚方向において極大値(C_{max})をもつように分布させるとともに、p型層(105)及びn型層(103)と接する側にGe原子を含まない非単結晶シリコンバッファ層(117, 118)を設ける。

【作用】 劣化し難い組成比のアモルファスシリコンゲルマニウムでI型層の組成比に傾斜をもたせることにより、光キャリアの再結合による欠陥の発生を抑える。



1

2

【特許請求の範囲】

【請求項1】 非単結晶半導体からなるp型層とi型層とn型層とを有し、該i型層と該p型層との間及び該i型層と該n型層との間にそれぞれバッファ層が設けられている光起電力デバイスであって、前記i型層は層内全ての領域でのGe原子の含有量が20原子%乃至70原子%の範囲内であるアモルファスシリコンゲルマニウムからなり、且つ該i型層の層厚方向にGe原子の含有量が変化し、Ge原子の含有量の極大値をもっており、前記バッファ層はGe原子を実質的に含まない非単結晶シリコンからなることを特徴とする光起電力デバイス。

【請求項2】 前記i型層における前記Ge原子の含有量の極大値は該i型層の層厚方向の中心より前記p型層側の位置にあることを特徴とする請求項1に記載の光起電力デバイス。

【請求項3】 前記バッファ層が50Å以上100Å以下の層厚であることを特徴とする請求項2に記載の光起電力デバイス。

【請求項4】 前記バッファ層が水素化アモルファスシリコンからなることを特徴とする請求項1に記載の光起電力デバイス。

【請求項5】 前記p型層が水素化微結晶シリコンからなることを特徴とする請求項1に記載の光起電力デバイス。

【請求項6】 前記p型層が炭化シリコンからなることを特徴とする請求項1に記載の光起電力デバイス。

【請求項7】 前記n型層が水素化アモルファスシリコン又は水素化微結晶シリコンからなることを特徴とする請求項1に記載の光起電力デバイス。

【請求項8】 前記Ge原子の含有量が30原子%乃至70原子%の範囲内であることを特徴とする請求項1に記載の光起電力デバイス。

【請求項9】 前記i型層のバンドギャップが該i型層のいずれの部分であっても1.35eV以上1.60eV未満であることを特徴とする請求項1に記載の光起電力デバイス。

【請求項10】 前記Ge原子の含有量の極大値をもつ領域におけるバンドギャップが1.35eV以上1.60eV未満であることを特徴とする請求項1に記載の光起電力デバイス。

【請求項11】 pin型の第1の光起電力セル上にpin型の第2の光起電力セルが積層され、該第2の光起電力セル側より光の入射する光起電力デバイスであって、前記第1の光起電力セルはp型層と、i型層と、n型層と、該i型層と該p型層との間及び該i型層と該n型層との間に設けられたバッファ層と、を有しており、前記i型層は層内全ての領域でのGe原子の含有量が20原子%乃至70原子%の範囲内であるアモルファスシリコンゲルマニウムからなり、且つ該i型層の層厚方向にGe原子の含有量が変化しGe原子の含有量の極大値

をもっており、前記バッファ層はGe原子を実質的に含まない非単結晶シリコンからなることを特徴とする光起電力デバイス。

【請求項12】 前記i型層における前記Ge原子の含有量の極大値が該i型層の層厚方向の中心より前記p型層側の位置にあることを特徴とする請求項11に記載の光起電力デバイス。

【請求項13】 前記バッファ層が50Å以上100Å以下の層厚であることを特徴とする請求項11又は12に記載の光起電力デバイス。

【請求項14】 前記バッファ層が水素化アモルファスシリコンからなることを特徴とする請求項11に記載の光起電力デバイス。

【請求項15】 前記p型層が水素化微結晶シリコンからなることを特徴とする請求項11に記載の光起電力デバイス。

【請求項16】 前記p型層が炭化シリコンからなることを特徴とする請求項11に記載の光起電力デバイス。

【請求項17】 前記n型層が水素化アモルファスシリコン又は水素化微結晶シリコンからなることを特徴とする請求項11に記載の光起電力デバイス。

【請求項18】 前記Ge原子の含有量が30原子%乃至70原子%の範囲内であることを特徴とする請求項11に記載の光起電力デバイス。

【請求項19】 前記i型層のバンドギャップが該i型層のいずれの部分であっても1.35eV以上1.60eV未満であることを特徴とする請求項11に記載の光起電力デバイス。

【請求項20】 前記Ge原子の含有量の極大値をもつ領域におけるバンドギャップが1.35eV以上1.60eV未満であることを特徴とする請求項11に記載の光起電力デバイス。

【請求項21】 Pin型の第1の光起電力セル上に積層されたPin型の第2の光起電力セル上に更にPin型の第3の光起電力セルが積層され、該第3の光起電力セル側より光の入射する光起電力デバイスであって、前記第1及び第2の光起電力セルはそれぞれp型層と、i型層と、n型層と、該i型層と該p型層との間及び該i型層と該n型層との間に設けられたバッファ層と、を有しており、前記i型層は層内全ての領域でのGe原子の含有量が20原子%乃至70原子%の範囲内であるアモルファスシリコンゲルマニウムからなり、且つ該i型層の層厚方向にGe原子の含有量が変化しGe原子の含有量の極大値をもっており、前記バッファ層はGe原子を実質的に含まない非単結晶シリコンからなることを特徴とする光起電力デバイス。

【請求項22】 前記i型層における前記Ge原子の含有量の極大値が該i型層の層厚方向の中心より前記p型層側の位置にあることを特徴とする請求項21に記載の光起電力デバイス。

3

【請求項23】 前記バッファ層が50Å以上100Å以下の層厚であることを特徴とする請求項21又は22に記載の光起電力デバイス。

【請求項24】 前記バッファ層が水素化アモルファスシリコンからなることを特徴とする請求項21に記載の光起電力デバイス。

【請求項25】 前記p型層が水素化微結晶シリコンからなることを特徴とする請求項21に記載の光起電力デバイス。

【請求項26】 前記p型層が炭化シリコンからなることを特徴とする請求項21に記載の光起電力デバイス。

【請求項27】 前記n型層が水素化アモルファスシリコン又は水素化微結晶シリコンからなることを特徴とする請求項21に記載の光起電力デバイス。

【請求項28】 前記Ge原子の含有量が30原子%乃至70原子%の範囲内であることを特徴とする請求項21に記載の光起電力デバイス。

【請求項29】 前記i型層のバンドギャップが該i型層のいずれの部分であっても1.35eV以上1.60eV未満であることを特徴とする請求項21に記載の光起電力デバイス。

【請求項30】 前記Ge原子の含有量の極大値をもつ領域におけるバンドギャップが1.35eV以上1.60eV未満であることを特徴とする請求項21に記載の光起電力デバイス。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は太陽電池や光センサに用いられる光起電力デバイスに関し、特にエネルギー変換効率が高く、経時劣化の少ない高信頼性の光起電力デバイスに関する。

【0002】

【従来の技術】 光起電力デバイスは電力供給用の太陽電池或いはイメージリーダー用の光センサに用いられている。とりわけ太陽光を電気エネルギーに変換する太陽電池は、電卓、腕時計など民生用の小電力電源として広く応用されており、また将来、石油などのいわゆる化石燃料の代替用電源として実用可能な技術として注目されている。

【0003】 この太陽電池はpn接合を含む半導体領域で生じる光起電力を利用した技術であり、該pn接合を含む半導体領域の構成材料としては一般にシリコン、ゲルマニウムが用いられている。これらシリコンなどの半導体は太陽光を吸収し電子と正孔の光キャリアを生成し該光キャリアをpn接合による内部電界により分離し外部に取り出すものである。

【0004】 ところで、光エネルギーを電力に変換する変換効率の点では単結晶シリコン(s c-Si)を用いるのが望ましいが、単結晶等の結晶質シリコンは光吸収率が小さく、単結晶シリコンの太陽電池は太陽光を吸収

4

するために少なくとも50ミクロンの厚さにしなければならない。また、単結晶シリコンのバンドギャップが約1.1eVであることから短波長成分を電力に変換できないといった欠点もある。

【0005】 また、多結晶シリコン(poly-Si)は単結晶シリコンに比べその生産コストを低くすることはできるが単結晶シリコン同様太陽電池の厚さを減らすことはできない。さらに多結晶シリコンには光キャリアをトラップする粒界が存在しその性能の向上を妨げている。一方、大面積化及び低コスト化の点からは化学気相成長法(CVD)により形成した非晶質シリコン(a-Si)が太陽電池に有利な材料とされている。非晶質シリコン太陽電池は民生用小電力電源として広く普及してきたものの、未だ大電力用としては高効率化、高信頼性化の面で解決すべき技術課題が残っている。

【0006】 変換効率を上げるための技術としては、太陽電池の開放端電圧(V_{oc})を向上させるためにpn接合又はpin接合を含む光起電力セルを複数積層する技術がある。このような技術は米国特許第2,949,498号明細書や特開昭55-125680号公報、米国特許第4,377,723号明細書に記載されている。また、半導体のバンドギャップを所望の値に設計して光の吸収率を高める技術が提案されている。そして、半導体の組成比を変えることによりバンドギャップが変えられることは米国特許第4,254,429号、米国特許第4,542,256号、そして米国特許第4,816,082号等の明細書に記載されている。

【0007】 更に、開放端電圧と短絡電流(J_{sc})を向上させるために親和力勾配をもつ傾斜バンドギャップ層をi型層とp型層との間またはn型層とi型層との間のいずれかに形成する技術があり、これは上記米国特許第4,542,256号明細書に記載されている。

【0008】 図24は、上述した傾斜バンドギャップ層をもつ光起電力セルのエネルギーバンド図である。図において、1はn型のアモルファスシリコンゲルマニウム(a-SiGe)層であり、2はノンドープ(i型)のa-SiGe層、3はSiとGeとの組成比が層厚方向に変化している傾斜バンドギャップ層、4はp型のa-Si型層である。ここで傾斜バンドギャップ層3はa-SiGe層2側ではGe原子を20原子%含み、a-Si型層4側ではGe原子を含まないように、Ge原子とSi原子との組成比が連続的に変化している層である。

【0009】 一方、図25は、上記米国特許第4,816,082号明細書に記載されているセルのバンド図であり、i型層中にバンドギャップの最小部分を形成しi型層の大部分が傾斜したバンドギャップをもつようにしたものである。ここで1'はマイクロクリスタルシリコン(μ c-Si)からなるn型層、2'はGe原子の含有量が0原子%から30原子%まで層厚方向に連続的に変化したi型のa-SiGe層、3'はGe原子の含有

5

量が30原子%から0原子%まで層厚方向に連続的に変化した1型のa-SiGe層、5'は1型のa-Si型層、4'は μ c-Siからなるp型層である。

【0010】そして図26は、本願と同じ譲受人による「PIN Junction Photovoltaic element having an i-type semiconductor layer with a plurality of regions having different graded band gaps」というタイトルで1991年11月22日に出願されたシリアル番号796,394号の米国特許出願の明細書に記載されているセルのバンド図である。1'は μ c-Siからなるn型層、3'はGe原子の含有量が30原子%から0原子%まで変化した1型のa-SiGe層、5'は1型のa-Si型層、4'は μ c-Siからなるp型層である。図25に示したセルと異なる点は2つの1型のa-SiGe層6,7が互いに異なる勾配の傾斜バンドギャップを有する点である。

【0011】

【発明が解決しようとする課題】上述した技術はバンドギャップを連続的に変化させた傾斜バンドギャップ層により光キャリアのドリフトによる分離を促進し、再結合による光キャリアの消滅を極力防止するものである。こうして、初期の変換効率はある程度向上するものの、長時間に亘る光照射下に該セルがおかれると、傾斜バンドギャップ層のないセル同様に依然として変換効率が劣化するという解決すべき技術課題が残っていた。

【0012】本発明の目的は、初期の光起電力特性が良好でかつ光照射による特性劣化の少ない電力用として十分に耐え得る光起電力デバイスを提供することにある。本発明の別の目的は光キャリアの再結合自体を低減し、しかも数少ない再結合が生じたとしても再結合による欠陥の発生を抑制することにより光照射による光電変換効率の劣化の少ない光起電力デバイスを提供することにある。

【0013】

【課題を解決するための手段】本発明は、非単結晶半導体からなるp型層とi型層とn型層とを有し、該i型層と該p型層との間及び該i型層と該n型層との間にそれぞれバッファ層が設けられている光起電力デバイスであって、前記i型層は層内全ての領域でのGe原子の含有量が20原子%乃至70原子%の範囲内であるアモルファスシリコンゲルマニウムからなり、且つ該i型層の層厚方向にGe原子の含有量が変化しGe原子の含有量の極大値をもっており、前記バッファ層はGe原子を実質的に含まない非単結晶シリコンからなることを特徴とする光起電力デバイスを提供する。

【0014】本発明はまた、pin型の第1の光起電力セル上にpin型の第2の光起電力セルが積層され、該第2の光起電力セル側より光の入射する光起電力デバ

6

スであって、前記第1の光起電力セルはp型層と、i型層と、n型層と、該i型層と該p型層との間及び該i型層と該n型層との間に設けられたバッファ層と、を有しており、前記i型層は層内全ての領域でのGe原子の含有量が20原子%乃至70原子%の範囲内であるアモルファスシリコンゲルマニウムからなり、且つ該i型層の層厚方向にGe原子の含有量が変化しGe原子の含有量の極大値をもっており、前記バッファ層はGe原子を実質的に含まない非単結晶シリコンからなることを特徴とする光起電力デバイスを提供する。

【0015】本発明は更に、pin型の第1の光起電力セル上に積層されたpin型の第2の光起電力セル上に更にpin型の第3の光起電力セルが積層され、該第3の光起電力セル側より光の入射する光起電力デバイスであって、前記第1及び第2の光起電力セルはそれぞれ、p型層と、i型層と、n型層と、該i型層と該p型層との間及び該i型層と該n型層との間に設けられたバッファ層と、を有しており、前記i型層は層内全ての領域でのGe原子の含有量が20原子%乃至70原子%の範囲内であるアモルファスシリコンゲルマニウムからなり、且つ該i型層の層厚方向にGe原子の含有量が変化しGe原子の含有量の極大値をもっており、前記バッファ層はGe原子を実質的に含まない非単結晶シリコンからなることを特徴とする光起電力デバイスを提供する。

【0016】本発明者らは、複数個の光起電力セルが電力用電源として使用に耐え得るよう高性能、高信頼性の光起電力セルを製造し鋭意研究を重ねた。その結果、非晶質シリコン半導体膜および非晶質シリコンゲルマニウム合金半導体膜（以下、a-Si:H膜及びa-SiGe:H膜）を多数形成したところ、a-SiGe:H膜については成膜に用いるシリコン系ガスとゲルマニウム系ガスの化学量論比及びa-SiGe:H膜領域中の膜厚方向に対する含有元素の組成の変化量を制御することにより連続光照射に対しても導電率および膜中の欠陥の劣化が極めて少ない良質の膜ができることがあることの知見を、下述する実験結果から得た。こうして本発明は、該知見に基づいて本発明者らが更なる研究を行ない、前記の優れた特性を有する光起電力デバイスに適用し、完成するに至ったものである。

【0017】以下、本発明をなす動機付けとなった実験について説明する。

【0018】

【実験1】実験1では図3に示されるように基体10の上にa-SiGe:H膜11を形成しバンドギャップを測定するとともに、図4に示されるように一対の電極12を形成し光伝導度を測定した。図2及び図3に示す測定試料はa-SiGe:H膜の組成比を変えて多数準備し、これらにつき上記測定を行った。

【0019】試料は以下のようにして作製し準備した。本実験では、CVD法によりa-SiGe:H膜11を

7

形成した。即ち、使用する原料ガスが、基体の配置された成膜室の反応空間で混合されるように、Si系原料ガス及びGe系原料ガス H_2 ガスを導入し、前記成膜室内に設置されたカソード電極に高周波電力を印加して前記反応空間内にグロー放電によるプラズマを形成せしめて、そこに導入された前記原料ガスを分解、重合ラジカル化、イオン化等させて化学相互反応せしめて、前記成膜室内に加熱保持された基体上にa-SiGe:H膜を形成した。

【0020】ここで、図5に模式的略図で示す堆積膜形成装置並びに該装置を用いての堆積膜の形成を具体的に説明する。まず、堆積膜形成装置について説明すると、201は成膜室、202は基体保持用カセット、206は基体搬送用治具であり、基体101は基体保持用カセット202上に保持され、基体搬送治具206上を移動することができる。204は熱電対、205はヒーターであり、熱電対204は基体10の温度をヒーター205で加熱保持するときの温度センサとして用いられる。213はロードロック室であり、基体搬送治具206が内蔵されゲートバルブ207を介して基体を真空搬送することができる。また、216は成膜室201で形成されるのとは異なる材料で構成される半導体層を積層形成する場合に用いられる成膜室であり、成膜室201と同様の構成になっているが、本実験では使用しない。

【0021】208、209はガス導入管、210は高周波電源、211はマッチングボックス、212はカソード電極であり、カソード電極212には、マッチングボックス211を介して高周波電源210より高周波電力が供給され、ガス導入管208、209より導入された原料ガスはカソード電極212と基体10との間でブ

8

ラズマ化される。組成比の異なるa-SiGe:H膜を形成する場合には、前記ガス導入管よりSi系原料ガスを一定の流量で流し、Ge系原料ガスは組成比に応じて流量を変化させて供給しプラズマ中で生成した前駆体、水素ラジカル、及び各種イオン等に化学的相互反応を起こさせながら基板上に到達し所望の特性を有する半導体膜であるa-SiGe:H膜を形成する。214はスロットルバルブ、215は排気ポンプ、217は圧力計であり、圧力計217でモニターしながらスロットルバルブ214の開度を調整することにより成膜室201内の圧力を制御する。

【0022】次にこの堆積膜形成装置を用いてのa-SiGe膜の形成方法を説明する。基体10として2インチ×2インチ、厚さ0.8mmのコーニング社製#7059ガラス基体を基体保持用カセット202にセットした。まず、不図示のボンベから、ガス導入管208、209を介して成膜室201内へ原料ガスを導入した。Si系原料ガスの流量は一定にして、Ge H_4 ガスの流量を0.5～10.0sccmの範囲で変化させて、互いに組成比の異なるa-SiGe:H膜を多数作製した。得られた試料はGe H_4 ガス流量の少ない方から順にサンプルNo. 1-1～1-9とした。こうして得た図3に示す構成の試料は可視分光器を用いてオプティカルバンドギャップを測定し、また、試料の一部をオージェ電子分光スペクトル法による元素分析し、ゲルマニウム元素の膜中の組成比を求めた。ゲルマニウム元素以外の組成はシリコンと水素であった。以上の結果を以下の表1に示す。

【0023】

【表1】

原料ガス Si_2H_6	10sccm		
原料ガスB H_2	500sccm		
高周波電力	15W (13.56MHz)		
基体温度	250℃		
圧 力	1.1Torr		
基体、電極間距離	30mm		
サンプルNo.	GeH ₄ 流量 (sccm)	* Ge 元素組成比 (atm %)	Eg ^{opt} (eV)
1-1	0.5	12.5	1.65
1-2	1.0	19.5	1.60
1-3	1.5	22.0	1.58
1-4	3.0	29.0	1.54
1-5	4.5	38.5	1.48
1-6	5.5	45.0	1.44
1-7	6.5	48.0	1.42
1-8	7.2	50.0	1.41
1-9	10.0	56.0	1.37

* Ge 元素組成比は Ge/Si + Ge + H

【0024】さらに、図4に示すように試料の一部の表面に周知の電子ビーム真空蒸着装置(ULBAC社製EBX-6D)を用いて、電極12としてギャップ幅250μmで長さ1cmのCr電極を1000Å蒸着した。次にこれらの試料を温度制御可能な試料台の上に設置し25℃で一定に保ちキセノンランプを光源とした疑似太陽光源(以下ソーラーシミュレーターと呼ぶ)を用いてAM1.5の太陽光スペクトルの光を100mW/cm²の強度で照射し初期の光伝導度σ(0)を測定し、その後前記シミュレーターの光を100時間連続照射後、再び光伝導度σ(100)を測定した。

【0025】このようにして得たσ(0)とσ(100)からσ(100)/σ(0)の値を求め、これを劣化率を示す物理量とした。この値とGe元素組成比との関係を図6に示す。図6より、ゲルマニウム原子の組成比が大きい膜はσ(100)/σ(0)の値が大きい、すなわち光劣化が少なく、ゲルマニウム原子の組成比が20atm%以上であれば、光照射に対して安定であることがわかった。特にゲルマニウム原子の組成比が30atm%以上であれば、光照射に対して極めて安定であることがわかった。

50 【0026】

【実験2】実験2は光起電力デバイスとなる構成の試料を多数作製し、実際のデバイスにおいてa-SiGe:H膜の組成比の違いがどのように影響を及ぼしているかについて考察するものである。

【0027】試料は図7に示す断面構成となっている。図中、101は基体、102は下部電極、BCLはボトムセルであり、n型層103、i型層104、p型層105とi型のパッファ層117、118とを有している。MCLはミドルセルでありn型層106、i型層107、p型層108とi型のパッファ層119、120とを有している。TCLはトップセルであり、n型層109、i型層110、p型層111を有しており、その上には透明電極112と集電電極113とが設けられている。

【0028】試料のうちセルTCL、MCL、BCLを形成する際には図5に示した堆積膜形成装置を用いた。

【0029】図7に示すpin型光起電力セルを積層したデバイスを図5に示す構成の堆積膜形成装置を用いて、以下の手順で作製した。まず、50mm×50mmの大きさのステンレス製基体101を周知のスパッタリング装置内に入れ 10^{-5} Torr以下に真空排気した後、Arをスパッタ用ガス、Agをターゲットとして用い、前記基体101上に下部電極102となる約100ÅのAg薄膜を堆積した。この基体101を取り出し、ロードロック室213内にある基体搬送治具206上に基体保持用カセット202を配し、その上に下部電極102の堆積された面を図3中に下側に向けて固定し、ロードロック室213内を不図示の排気ポンプで 10^{-5} Torr以下の圧力に真空排気した。この間、成膜室201は排気ポンプ215により 10^{-5} Torr以下の圧力に排気されている。両室の圧力がほぼ等しくなった時点でゲートバルブ207を開け、基体搬送治具206を用いて基体保持用カセット202を成膜室201内に移動し再びゲートバルブ207を閉じた。

【0030】次に、ヒーター205にて基体101の表面温度が200℃となるように加熱を行った。基体温度が安定した時点で、Si:H₂ガス10sccmと水素ガスにて1%希釈したPH₃ガス12sccm及びH₂ガス500sccmをガス供給パイプ208、209より導入した。次いで、排気バルブ214の開度を調節し、成膜室201の内圧を1.5Torrに保った。高周波電源210はマッチング回路211を介してカソード電極212に接続されており、前記高周波電源210より13.56MHzの高周波電力20Wを直ちに投入し成膜を開始した。このようにして、n型のμc-Si:H膜を200Å形成後ガスの導入及び高周波電力の投入を止めて排気ポンプ215により成膜室201内を 10^{-5} Torr以下に真空排気した。

【0031】次いで、成膜室201と全く同じ構成で 10^{-5} Torr以下に真空排気されている成膜室216へ

n型半導体層103の形成された基体101を基体搬送治具206を用いて移動させた。成膜室216内では次にドーピング用原料ガスとしてのPH₃ガスの導入を行わずSi:H₂ガスを10sccm導入し成膜室201内の圧力を1.2Torrに制御した後15Wの高周波電力を投入し200Åのi型のa-Si:H半導体からなるパッファ層117を作製した。さらにGeH₄ガスを0.5~20sccmまでの範囲より選ばれた所定の量導入した後15Wの高周波電力を投入し、2800Åのi型のa-SiGe:H半導体層104を形成し、再びGeH₄ガスの導入をやめ200Åのi型のa-Si:H半導体からなるパッファ層118を作製し合計3200ÅのボトムセルBCLのi型半導体領域の形成を終えた。

【0032】次に、基体保持用カセット202に固定され上記工程にてi型のパッファ層118まで堆積された基体101を基体搬送治具206にて成膜室201に搬送し 10^{-5} Torr以下に保ちつつ基体101をヒーター205で230℃に加熱し基体温度が安定したところでガス導入管208、209よりSiH₄ガス5sccm、水素ガスにて2%希釈したBF₃ガス5sccmを成膜室201に導入し、排気バルブ214の開度を調整して成膜室の内圧を1.5Torrに保った。

【0033】次いで前述と同じ方法で150Wの高周波電力を投入し100Åのp型μc-Si半導体層105をi型のパッファ層118上に堆積した。次に前述のn型μc-Si:H膜103の堆積方法と全く同じ条件で成膜室201内でp型μc-Si半導体層105上にn型μc-Si:H膜106を100Å堆積させた後、更にその上に前述のボトムセルBCLのi型領域117、104、118の形成方法と全く同様の方法により成膜室216内で、まずi型のa-Si:H半導体からなるパッファ層119を100Å、その上にi型のa-SiGe:H半導体層107を600Å、さらにその上にi型のa-Si:H半導体からなるパッファ層120を100Å堆積した。ここで107層はGeH₄ガスを0.5~20sccmまでの範囲のなかから選択される所定の量を導入して作製した。

【0034】次に前述のp型μc-Si半導体層105と同様の方法により成膜室201内でp型μc-Si半導体層108を100Å堆積し、こうして、ボトムセルBCLの上にミドルセルMCLを形成した。そして成膜室201内で前述のn型μc-Si:H膜103の堆積方法と全く同じ条件でp型μc-Si半導体層108上にn型μc-Si:H膜109を100Å堆積させた。次に、成膜室216内で、基体温度を250℃、Si:H₂ガス流量10sccm、H₂ガス流量500sccm、圧力1.1Torr、高周波電力15Wの条件下でi型のa-Si:H半導体層110を600Å堆積した。

【0035】次に前述のp型 $\mu\text{c-Si}$ 半導体層105と同様の方法により成膜室201内でp型 $\mu\text{c-Si}$ 半導体層111を100Å堆積した。こうして、ミドルセルMCL上にトップセルTCLを形成した。基体搬送治具206にて基体搬送用カセット202をゲートバルブ207を介して取り出し用ロードロック室213に移動させ、冷却後n-i-p型半導体層の堆積された基体101を取り出した。3つのセルBCL, MCL, TCLが積層された該基体101をInとSnの金属粒が重量比1:1で充填された蒸着用ボートがセットされた周知の真空蒸着装置に入れ、 10^{-5}Torr 以下に真空排気した後、抵抗加熱法により $1 \times 10^{-3}\text{Torr}$ 程度の酸素雰囲気中で透明電極112としてのITO薄膜を約700Å蒸着した。この時の基体温度は170℃とした。冷却後、該基体101を取り出し、透明電極112の上面に集電電極パターン形成用のマスクパターンを密着させて配置し、真空蒸着器に入れ、 10^{-5}Torr 以下に真*

*空排気した後、抵抗加熱法によりAgを厚さ約0.8 μm 蒸着し、櫛形の集電電極113を形成し、このようにして形成された光起電力デバイスを作製した。

【0036】上述した作製方法においてはボトムセルBCLのa-SiGe:Hからなるi型半導体層104とミドルセルMCLのa-SiGe:Hからなるi型半導体層107との GeH_4 ガス流量を表2のように7つの条件に設定しこれらを組み合わせて計49通りの成膜条件により49種類の試料素子を作製した。

10 【0037】上述した49種類の試料素子の透明電極112側よりAM1.5の 1cm^2 あたり100mWの光を照射し、周知の方法により開放端電圧 V_{oc} 、短絡電流 I_{sc} を含めた電流電圧特性を測定し初期の光電変換効率 η_0 を測定した。

【0038】

【表2】

GeH ₄ ガスの流量条件	GeH ₄ 流量 (sccm)	* Ge元素組成比 (atm %)
2-1	0.5	12.5
2-2	1.0	19.5
2-3	1.1	20.0
2-4	7.2	50.0
2-5	16	70.0
2-6	17	72.0
2-7	18	75.5

* Ge元素組成比は $\text{Ge}/(\text{Si} + \text{Ge} + \text{H})$

【0039】次に上記49種類の試料素子に負荷を接続しこれらを25℃の一定に保たれた設置台上に配置し前述と同じAM1.5光($100\text{mW}/\text{cm}^2$)を500hr連続照射した後、再び前述と同様に素子の透明電極112側よりAM1.5光($100\text{mW}/\text{cm}^2$)を照射したときの光電変換効率 η を求めた。このようにして

40 得られた η と η_0 から劣化率としての物理量 $\{(\eta_0 - \eta)/\eta_0\}$ の相対値を求めた。得られた結果を表3～表5に示す。

【0040】

【表3】

素子 No.	GeH ₄ 流量の 条件 No.	GeH ₄ 流量の 条件 No.	初期効率 (相対値)	劣化率 (相対値)	実用性判断
1	2-1	2-1	1.0	1.0	×
2	2-1	2-2	1.1	1.2	×
3	2-1	2-3	1.2	1.0	×
4	2-1	2-4	1.2	1.1	×
5	2-1	2-5	1.2	1.0	×
6	2-1	2-6	1.1	1.1	×
7	2-1	2-7	0.9	1.0	×
8	2-2	2-1	1.1	1.0	×
9	2-2	2-2	1.0	0.9	×
10	2-2	2-3	1.2	1.0	△
11	2-2	2-4	1.2	0.9	△
12	2-2	2-5	1.1	0.9	△
13	2-2	2-6	1.0	1.0	×
14	2-2	2-7	1.0	0.8	×
15	2-3	2-1	1.3	0.8	×
16	2-3	2-2	1.2	0.7	△
17	2-3	2-3	2.0	0.1	◎
18	2-3	2-4	1.9	0.2	○
19	2-3	2-5	2.0	0.1	◎
20	2-3	2-6	1.2	0.7	△
21	2-3	2-7	1.0	0.8	×
22	2-4	2-1	1.1	1.0	×

◎ 非常に適している
 ○ 適している
 △ 問題はない
 × 不適

実用性判断

【0041】

【表4】

案子 No.	GeH ₄ 流量の 条件 No.	GeH ₄ 流量の 条件 No.	初期効率 (相対値)	劣化率 (相対値)	実用性判断
23	2-4	2-2	1.3	0.9	×
24	2-4	2-3	1.2	0.1	◎
25	2-4	2-4	2.1	0.09	◎
26	2-4	2-5	2.0	0.08	◎
27	2-4	2-6	1.9	0.8	△
28	2-4	2-7	1.2	0.9	×
29	2-5	2-1	1.1	1.0	×
30	2-5	2-2	1.2	0.7	△
31	2-5	2-3	2.0	0.1	◎
32	2-5	2-4	1.9	0.07	◎
33	2-5	2-5	2.1	0.09	◎
34	2-5	2-6	1.4	0.8	△
35	2-5	2-7	1.3	1.0	×
36	2-6	2-1	1.2	1.0	×
37	2-6	2-2	1.2	0.8	×
38	2-6	2-3	1.3	0.5	△
39	2-6	2-4	1.2	0.6	△
40	2-6	2-5	1.3	0.6	△
41	2-6	2-6	1.2	0.8	×
42	2-6	2-7	1.0	0.7	×
43	2-7	2-1	0.8	0.7	×
44	2-7	2-2	0.9	0.6	×

【0042】

* * 【表5】

案子 No.	GeH ₄ 流量の 条件 No.	GeH ₄ 流量の 条件 No.	初期効率 (相対値)	劣化率 (相対値)	実用性判断
45	2-7	2-3	0.8	0.3	×
46	2-7	2-4	0.9	0.3	×
47	2-7	2-5	0.9	0.5	×
48	2-7	2-6	0.9	0.4	×
49	2-7	2-7	0.8	0.4	×

【0043】表3乃至5よりわかるように、a-SiGe:H膜を1型層として用いる場合には、ミドルセルMCLの1型層とボトムセルBCLの1型層とのいずれも表2の条件No. 2-3, 2-4, 2-5にて形成する

と初期効率を若干向上させつつ劣化率を大巾に低下させることができる。

【0044】

50 【実験3】本実験3では図8に示すような構成（シング

ルセル)の光起電力デバイスの試料を作製し、実験2と同じようにして劣化率について評価した。

【0045】なお、図7と同じ構成の部分は同じ符号とした。即ち本実験3にて準備した試料は図7に示すボトムセルBCLと同じ構成のセルを形成した後、ミドルセルMCL、トップセルTCLを形成することなく、透明電極112と集電電極113とを形成したものである。試料は実験2のボトムセルの形成条件と同じ条件で行なった。加えて、本実験3ではGeH₄の流量を0.5 sccmから20 sccmの範囲内で実験2よりも多数設定し、Ge原子の組成比(Ge/Ge+Si+H)に対する劣化率を図9の通りグラフ化した。図9では劣化率が小さい値がグラフの縦軸上方に位置するよう縦軸には逆数をとった。

【0046】図9から明らかにa-SiGe:H膜を1型層に用いた光起電力デバイスではGe原子の含有量が20atm%以上70atm%以下の場合に、劣化率の低いデバイスとなり、より好ましくはGe原子の含有量が30atm%以上70atm%以下の場合に安定した低い劣化率を示す。

【0047】

【好適な実施態様の説明】本発明は上述した実験結果に基づいてなされたものであり、その骨子はpin型の光起電力デバイスにおいてp型層及びn型層との界面側にはGe原子を実質的に含まない非単結晶シリコンのバッファ層を配するとともに該2つのバッファ層間に設けられた1型半導体層をGe原子の組成比が20atm%以上70atm%以下であるa-SiGeで構成し、かつ該a-SiGe層中にGe原子の極大値が生じるよう組成比に勾配をもたせたものである。

【0048】図1及び図2は、本発明の一実施態様による光起電力デバイスの端的な例を説明するための模式図であり、図1は、その半導体部分であるp型層、1型層及びn型層のエネルギーバンドのプロファイルを、図2はその断面構成をそれぞれ示している。

【0049】以下、これらの光起電力デバイス各部位について説明する。

【0050】

【基体】本発明において用いられる基体101は、単結晶質もしくは非単結晶質のものであってもよく、さらにそれらは導電性のものであっても、また電気絶縁性のものであってもよい。さらには、それらは透光性のものであっても、また非透光性のものであってもよいが、基体101の側より光入射が行われる場合には、もちろん透光性であることが必要である。それらの具体例として、Fe, Ni, Cr, Al, Mo, Au, Nb, Ta, V, Ti, Pt, Pb等の金属またはこれらの合金、例えば真鍮、ステンレス鋼等が挙げられる。

【0051】これらの他、ポリエステル、ポリエチレン、ポリカーボネート、セルロースアセテート、ポリブ

ロピレン、ポリ塩化ビニル、ポリ塩化ビニリデン、ポリスチレン、ポリアミド、ポリイミド等の合成樹脂のフィルムまたはシート、ガラス、セラミックス等が挙げられる。

【0052】また、単結晶性基体としては、Si, Ge, C, NaCl, KCl, LiF, GaSb, InAs, InSb, GaP, MgO, CaF₂, BaF₂, α-Al₂O₃等の単結晶よりスライスしてウェハー状等に加工したもの、及びこれらの上に同物質もしくは格子定数の近い物質をエピタキシャル成長させたものが挙げられる。

【0053】基体の形状は、用途により平滑表面域は凸凹表面の板状、長尺ベルト状、円筒状等であることができ、その厚さは、所望通りの光起電力デバイスを形成し得るように適宜決定するが、光起電力デバイスとして可撓性が要求される場合、または基体の側より光入射がなされる場合には、基体としての機能が充分発揮される範囲内で可能な限り薄くすることが好ましい。しかしながら、基体の製造上及び取り扱い上、機械的強度等の点から、通常は、10μm以上とされる。

【0054】

【電極】本発明の光起電力デバイスにおいては、当該デバイスの構成形態により適宜の電極が選択使用される。それら電極としては、下部電極、上部電極(透明電極)、集電電極を挙げることができる。(ただしここで言う上部電極とは光の入射側に設けられたものを示し、下部電極とは半導体層をはさんで上部電極に対向して設けられたものを示すこととする。)これらの電極について以下に詳しく説明する。

【0055】

【下部電極】本発明において用いられる下部電極102としては、上述した基体101の材料が透光性であるか否かによって、光起電力発生用の光を照射する面が異なる故その設置される場所が異なる。例えば基体101が金属などの非透光性の材料である場合には、透明電極112側から光起電力発生用の光を照射する。

【0056】具体的には、基体101とn型半導体層103との間に設けられる。しかし、基体101が導電性である場合には、該基体が下部電極を兼ねられるので下部電極102は省略できる。ただし、基体101が導電性であってもシート抵抗値が高い場合には、電流取り出し用の低抵抗の電極として、あるいは基体面での反射率を高め入射光の有効利用を図る目的で電極102を設置してもよい。もちろん、基体101として電気絶縁性のものを用いる場合には電流取り出し用の電極として、基体101とn型半導体層103との間に下部電極102を設けることが必要である。

【0057】下部電極102の材料としては、Ag, Au, Pt, Ni, Cr, Cu, Al, Ti, Zn, Mo, W等の金属またはこれらの合金が挙げられ、これら

の金属の薄膜を真空蒸着、電子ビーム蒸着、スパッタリング等で形成する。また、形成された金属薄膜は光起電力素子の出力に対して抵抗成分とならないように配慮されねばならず、シート抵抗値としては、好ましくは50Ω以下、より好ましくは10Ω以下である。

【0058】下部電極102とn型半導体層103との間に、図中には示されていないが、導電性酸化亜鉛などの拡散防止層を設けてもよい。該拡散防止層の効果としては電極102を構成する金属元素がn型半導体層中へ拡散するのを防止するのみならず、若干の抵抗値をもたせることで半導体層をはさんで設けられた下部電極102と透明電極112との間にピンホールなどの欠陥で発生するショートを防止すること、および薄膜による多重干渉を発生させ入射された光を光起電力デバイス内に閉じ込めるなどの効果を挙げることができる。

【0059】

【上部電極（透明電極）】本発明において用いられる透明電極112としては太陽や白色蛍光灯からの光を半導体層内に効率よく吸収させるために光の透過率が85%以上であることが好ましく、さらに電気的には光起電力デバイスの出力に対して抵抗成分とならぬようにシート抵抗値は100Ω以下であることが望ましい。このような特性を備えた材料として、 SnO_2 、 In_2O_3 、 ZnO 、 CdO 、 Cd_2SnO_4 、ITO ($\text{In}_2\text{O}_3 + \text{SnO}_2$) 等の酸化物や、Au、Al、Cu等の金属を極めて薄く半透明状に成膜した金属薄膜などが挙げられる。透明電極は図1に示す例においては、p型半導体層105の上に積層される。これらの作製方法としては、周知の抵抗加熱蒸着法、電子ビーム蒸着法、スパッタリング法、スプレー法などを用いることができる。

【0060】

【集電電極】本発明において用いられる集電電極113は、透明電極112の表面抵抗値を低減させる目的で透明電極112上に設けられる。電極材料としてはAg、Cr、Ni、Al、Au、Ti、Pt、Cu、Mo、W等の金属またはこれらの合金の薄膜が挙げられる。これらの薄膜は積層させて用いることができる。また、半導体層への光の入射量が十分に確保されるよう、その形状及び面積が適宜設計される。

【0061】例えば、その形状は光起電力デバイスの受光面に対して一様に広がり、かつ受光面積に対してその面積は好ましくは15%以下、より好ましくは10%以下である。また、シート抵抗値としては好ましくは50Ω以下、より好ましくは10Ω以下である。

【0062】

【半導体層】

【i型半導体層】半導体層104は通常の薄膜作製プロセスによって製作されるもので、蒸着法、スパッタ法、高周波プラズマCVD法、マイクロ波プラズマCVD法、ECR法、熱CVD法、LPCVD法など公知の方

法を所望に応じて用いることにより作製できる。工業的に採用されている方法としては、原料ガスをプラズマで分解し、基板上に堆積させるプラズマCVD法が好んで用いられている。また、反応装置としては、パッチ式の装置や連続成膜装置などが所望に応じて使用できる。

【0063】本発明の光起電力デバイスにおいて好適に用いられる、a-SiGe:H膜を形成するのに用いられる原料ガスは、具体的にはSi系ガスとして、 SiH_4 、 Si_2H_6 、 Si_3H_8 、 $(\text{SiH}_3)_4$ 、 $(\text{SiH}_2)_6$ 、 $(\text{SiH})_2$ 、 SiF_4 、 $(\text{SiF}_2)_6$ 、 $(\text{SiF}_2)_4$ 、 Si_2F_6 、 Si_3F_8 、 SiHF_3 、 SiH_2F_2 、またGe系として GeH_4 、 Ge_2H_6 、 GeF_4 、 $(\text{GeF}_2)_6$ 、 $(\text{GeF}_2)_4$ 、 Ge_2F_6 、 Ge_3F_8 、 GeHF_3 、 GeH_2F_2 等を挙げることができる。もちろん、これらの原料物質は1種のみならず2種以上混合して使用することもできる。

【0064】前記した原料物質が常温、常圧下で気体状態である場合にはマスフローコントローラー（以下MFCと略す）等によって成膜空間への導入量を制御し、液体状態である場合には、Ar、He等の希ガスまたは水素ガスをキャリアーガスとして、必要に応じ温度制御が可能なバブラーを用いてガス化し、また固体状態である場合には、Ar、He等の希ガスまたは水素ガスをキャリアーガスとして加熱昇華炉を用いてガス化し、主にキャリアーガス流量と炉温度により導入量を制御する。

【0065】そして、本発明においては、a-SiGeからなるi型層104における組成比、即ちGe含有量を20atm%以上70atm%以下、より好ましくは30atm%以上70atm%以下とする。これと同時に層厚方向にa-SiGeからなるi型層104の層厚方向内部にGe原子の含有量が極大値をとるように組成比の傾斜をもたせる。

【0066】即ち、図1及び図2に示されるようにa-SiGe:Hからなるi型層はi型層領域104'とともう1つのi型層領域104''とからなり、それらの層領域の界面付近にGe原子含有量の極大値 C_{max} が存在する。従って、i型層領域104'はp型層105側に向かってGe原子含有量が最小値 C_{min} から極大値 C_{max} まで徐々に増大し、バンドギャップが徐々に小さくなるように組成比及びバンドギャップが傾斜している。一方、i型層領域104''はp型層105側に向かって、Ge原子含有量が極大値 C_{max} から最小値 C_{min} まで徐々に減少し、これに応じてバンドギャップも徐々に大きくなっている。即ち、i型層領域104'とi型層領域104''とは互いに反対向きの組成比及びバンドギャップの傾斜をもっている。

【0067】従って、図1及び図2のように最小値 C_{min} は20atm%以上より好ましくは30atm%以上とする。同様に極大値 C_{max} がa-SiGeからなるi

23

型層104の最大値である場合にはその値 C_{111} を70atm%以下とする。このようにGe原子の組成比を所定の範囲内で傾斜させることにより、a-SiGe:H膜内での光キャリアの再結合を少なくすることにより劣化を抑制するとともに、該範囲としてGe含有量を劣化に対して最も安定な組成比である20atm%以上70atm%以下とすることにより光キャリアの再結合が生じてもそれがダングリングボンド等の欠陥を生じないようにして、より劣化を抑制することができる。

【0068】更に本発明に用いられるi型層104のバンドギャップは該i型層104のいずれの部分においても1.35eV以上1.60eV未満の範囲内とすることが好ましい。換言すれば極大値 C_{111} をもつ部分も最小値 C_{111} をもつ部分もそれぞれその部分のバンドギャップが1.35eV以上1.60eV未満の範囲内になるようにする。又、i型層104は通常はp型ドーパントであるボロン、n型ドーパントであるリンやひ素のドーピングを行わないノンドープの半導体層であるため若干n型(n型)の導電性を示す。よって、必要に応じて上記p型ドーパントを若干含有させてn型を補償してもよい。

【0069】本発明においてはノンドープのn型半導体層とp型ドーパントの若干の含有により真性に補償された半導体層の両者を含めてi型層と呼ぶことにする。

【0070】

【バッファ層】本発明においては、p型層105やn型層103との界面における欠陥に基づくキャリアのトラップ準位ができるだけ生じないようにi型の半導体からなるバッファ層117, 118を設ける。しかしながら、このバッファ層を組成比の変化したa-SiGe層を用いると、Ge原子の含有量が20atm%以下となる領域を生じてしまう。従って、本発明においてはバッファ層に実質的にGe原子を含有させずに形成することが望ましい。そこで、本発明に用いられるバッファ層117, 118としては非単結晶シリコンとしてのa-Si:H膜又は μc -Si:H膜で形成することが好ましい。

【0071】しかしながら、隣接するi型層104にはGe原子が20atm%以上70atm%以下の範囲内で含まれているので、バッファ層形成時にGe原子を含むガスを用いずに成膜を行ってもコンタミネーションにより若干のGe原子がバッファ層中に含まれることがある。しかしながら、そのGe原子の量も0.1atm%以下、より好ましくは0.01atm%以下であれば、純a-Si:H膜と等価であり、i型層104同様に劣化が生じることはない。つまり、a-SiGe:H膜ではGe原子の含有量を例えば1atm%以上19atm%以下の範囲とする膜が光照射後に劣化しやすいわけである。従って、このような膜を用いてバッファ層を形成することはなく、代わりに隣接するp又はn型層及び隣

24

接するa-SiGe:Hからなるi型層のいずれとも整合性が良く、劣化し難い膜として非単結晶Si膜を用いるのである。又、バッファ層の層厚は50Å以上1000Å以下の範囲内から適宜決定されることが望ましい。

【0072】従来の素子構成においてはp型半導体および/またはn型半導体とイントリンジック層との接合界面においてバンド幅の傾斜を持たせることにより内部電界を向上させる、いわゆるバッファ層を用いることで太陽電池特性の向上を図っていた。この従来のバッファ層はシリコンとゲルマニウムの組成比を連続的に変えることでバンドギャップを約1.7eVから約1.5eVまで変化させたa-SiGe膜で作製していた。この時のゲルマニウム元素の組成比は、0から20atm%又は0から50atm%位まで変化している。また、シリコンとゲルマニウムの組成比を変化させることによりバッファ層以外のi型層中に組成の分布を設け特性を向上させる、いわゆる傾斜層を設ける場合でもバンドギャップの広い組成を用いる場合にはゲルマニウム元素の組成比を0から20atm%以下に連続的に変化した部分を含んでいた。このようなデバイスにおいては、上述したようなゲルマニウム元素の組成比が低いと光劣化し易いという事実は考慮されておらず、従ってバッファ層、傾斜層により初期特性は改善されるが、光劣化に対しては配慮されていないのが現状であった。

【0073】従って、本発明のように特定のGe原子含有量をもつa-SiGe膜とGe原子を実質的に含まない即ち多くとも0.1atm%以下の非単結晶Siバッファ層とを用いることにより劣化が極めて低いデバイスを提供できる。

【0074】

【pおよびn型半導体層】本光起電力デバイスを形成する際に好適に用いられるp型またはn型の半導体層を構成する材料としては、前述したi型半導体層を構成する半導体材料に価電子制御材をドーピングすることにより得られる。作製方法は前述したi型層の作製方法と同様の方法が好適に利用できる。また、原料ガスとしては、B原子を含む原料物質としては、 B_2H_6 , B_4H_{10} , B_6H_6 , B_6H_{11} , B_6H_{10} , B_6H_9 , B_6H_{12} , B_6H_{14} , BF_3 等の水素化ホウ素が挙げられる。また、n型半導体の原料ガスとしては、P原子を含有する原料物質として、具体的には、 PH_3 , P_2H_4 , PF_3 等を挙げることができる。勿論、これらの原料物質は1種のみならず2種以上混合して使用することもできる。

【0075】また、光入射側からp型層/i型層/n型層を1つのセル構成として3つのセルの重ね合わせからなる光起電力デバイスにおけるp及びn型半導体層においては、i型半導体層の光吸収の妨げにならないような材料の方がより望ましく、具体的にはSiC:H, SiN:H, SiO:H等のアモルファス材料や、Si:HもしくはSiC:H, SiN:H, SiO:H等の微結

晶材料が用いられる。

【0076】本発明に用いられる光起電力デバイスは、
p i n型の光起電力セルを単一或いは複数積層したもの
として構成される。単一セルからなるデバイスは長波長
光を検知するための光センサとして好適に用いられ、タ
ンデムセル、トリプルセルと呼ばれる2つ或いは3つの
セルを積層したデバイスは太陽電池として好適に用いら
れる。2つのセルが積層されたタンデムセルの場合には
光入射側にあるセル（トップセル）のi型層はa-S
i : H膜により形成し、光入射側と反対側にあるセル
（ボトムセル）を図1および図2に示したようなp i n
構成とする。

【0077】3つのセルが積層されたトリプルセルの場
合には少なくともボトムセル或いはミドルセルの少なく
ともいずれか一方を図1に示したようなp i n構成とす
る。より好ましくは、ボトムセルとミドルセルの両方を
図1に示したようなP I N構成とする。

【0078】図10は本発明に用いられるトリプルセル
構成の光起電力デバイスの端的な例を示す模式的断面図
である。図7に示した実験2用の試料デバイスと異なる
点はi型層104とi型層107との両者がGe原子の
含有量に傾斜のあるa-S i Ge : H膜で形成されてい
る点である。そして、層領域104'と104''との界
面及び層領域107'と107''との界面にGe原子含
有量の極大値が存在する。i型層104のGe原子含有
量の極大値をC...104、i型層107のGe原子含
有量の極大値をC...107、とした場合、C...104
> C...107の関係を満たすように各i型層104、
107の組成比を設計することが望ましい。

【0079】そして、i型層104全体の層厚としては
1000Å以上3000Å以下が望ましい。一方i型層
107全体の層厚としては800Å以上2000Å以下
が望ましく、しかもi型層104全体の層厚より小さい
ことが望ましい。また、層領域104''の厚みは層領域
107''の厚みより厚くすることが望ましい。

【0080】本発明に用いられるS i : H膜もしくはS
i Ge : H膜を形成する際には、CVD法が好ましく用
いられるがこの時基体温度は好ましくは100℃～50
0℃、より好ましくは150℃～450℃、最適には2
00℃～400℃に設定される。また、成膜時の内圧は
RFプラズマCVD法を用いる場合には、好ましくは1
0⁻²Torr～50Torr、より好ましくは10⁻¹T
orr～10Torr、最適には0.5Torr～1.
5Torrに設定され、マイクロ波プラズマCVD法を
用いる場合には、好ましくは10⁻⁴Torr～1Torr、
より好ましくは10⁻³Torr～10⁻¹Torr、
最適には2×10⁻³Torr～2×10⁻²Torrに設
定される。

【0081】そして、本発明に用いられるバッファ層1
17、118及びi型層104を形成する場合にはGe

原子を含むガスの供給流量を制御することが望ましい。

【0082】図11はS i系ガスの供給流量とGe系ガ
スの供給流量の経時変化を示すグラフであり、端的な例
を挙げている。つまり、p型層及びn型層と隣接するバ
ッファ層117の形成時にはGe系ガスを流さずにS i
系ガスと水素ガスのみで成膜を行い、その後、Ge系ガ
スの流量をM...からM...の範囲内で経時的に変化させ
図1のようなバンドプロファイルのi型層104を形成
する。この時最小流量M...と最大流量M...を形成され
るa-S i Ge膜のGe含有量の最小値が20atm
%、最大値が70atm%となるように定める。具体的
にはS i系ガスを10sccm、水素ガスを500scc
mとし、Ge系ガスを1.5sccm乃至16scc
mとする。

【0083】この例は図5の装置のようにi型層104
バッファ層117、118と同じ成膜室内で形成した
場合についてのものであるが、バッファ層117、11
8とi型層104とをそれぞれ別の独立した成膜室内で
行うことが望ましい。この場合には、バッファ層の形成
時に不本意に導入されてしまうGe原子の量をより低下
させることができ、本発明に用いられるバッファ層に適
したS i : H膜を容易に得ることができる。

【0084】

【実施例1】本実施例1は図10に示した構成の光起電
力デバイスを形成するものであり、基本的な成膜方法、
成膜条件は上述した実験2と同じである。異なる点はボ
トムセルのi型層104とミドルセルのi型層107と
を形成する際に図12乃至15に示すようなGe原子の
組成比分布をもつようにGe原子を含むガスの流量を
1.1sccmから16sccmまでの範囲内で制御し
た点である。

【0085】まず、実験2と同様に50mm×50mm
の大きさのステンレス製基体101上に、1000Å厚
のAgからなる下部電極102、n型層103をバッフ
ァ層117に形成した後、図12に示すように、GeH
4の流量を制御して図12に示すようなGe原子の分布
をもつi型層104を形成した。次に、実験2と同様に
バッファ層118、p型層105、n型層106、バッ
ファ層119を順次積層した。続いて、前記i型層10
4の形成時と同様にGeH4の流量を制御して同じく図
12に示すGe原子の分布を持つa-S i Ge : H膜を
i型層107として形成した。

【0086】その後は、また実験2と同様にバッファ層
120、p型層108、n型層109、i型層110、
p型層111、透明電極112、集電電極113を順次
形成した。このようにして試料11-1を得た。次に、
i型層104、107として図13に示すGe原子の分
布をもつa-S i Ge : H膜を有し、それ以外の構成は
試料11-1と同じである試料11-2を作製した。同
様に図14に示すGe原子の分布をもつ試料11-

27

3、図15に示すGe原子の分布をもつ試料11-4を作製した。

【0087】

【比較例】実施例1による試料の作製方法とほぼ同じようにして比較例に基づくトルブルセル構成のデバイスの試料を作製した。実施例1と異なる点は、ボトムセル及びミドルセルのI型層104、107のa-SiGe:H膜の組成である。

【0088】図16乃至図18に示すように、GeH₄ガスの流量を変えて、該各図に示すGe原子の分布をもつa-SiGe:H膜をI型層104、107に用いた試料を作製し、それぞれ試料番号21-1、21-2、21-3とした。これら3つの試料のa-SiGe:HからなるI型層104、107においてはGe原子の含有量が極大値となる部分がなく、Ge原子は層厚方向に単調に減少又は増加するか、均一であるかのいずれかのGe原子分布をもつ。

【0089】図19乃至図21に示すように、GeH₄ガスの流量を変えて、該各図に示すようなGe原子の分布をもつa-SiGe:H膜をI型層104、107に用いた試料を作製し、試料番号21-4、21-5、21-6とした。

【0090】これらの試料におけるI型層104、107中のGe原子の分布はそれぞれ層厚方向中心付近にGe含有量の極大値をもち、パッファ層との界面に最小値をもつものであるが、試料21-4では極大値が70a

28

tm%より大きく、試料21-5では最小値が20atm%より小さく、試料21-6では極大値が70atm%より大きく、且つ最小値が20atm%より小さくなっている。

【0091】これらの光起電力デバイスの試料11-1、11-2、11-3、11-4、21-1、21-2、21-3、21-4、21-5、21-6に透明電極112側よりAM1.5光(100mW/cm²)を照射したときの初期光電変換効率 η_0 を求めた。このようにして得られた η_0 の相対値を初期効率として表5に示す。

【0092】また、この後、各光起電力素子に対応した負荷を接続された素子を25℃の一定に保たれた設置台上に配置し、AM1.5光(100mW/cm²)を500hr連続照射した後、再び前述と同様に素子の透明電極112側よりAM1.5光(100mW/cm²)を照射したときの光電変換効率 η を求めた。このようにして得られた η と η_0 から劣化率を求め $\{(\eta_0 - \eta) / \eta_0\}$ 相対値を求めた。得られた結果を、光劣化後として表5に示す。表5より、本実施例の光起電力デバイスは、Ge元素の分布においてもI型のa-SiGe:H層中で極大値ピークを持たない光起電力デバイスと比べて、初期効率及び光劣化後において優れた特性を示すことがわかった。

【0093】

【表5】

試料番号	i層 104,107 中の Ge原子分布	初期効率*	光照射後効率*
11-1	図 10	1.11	1.11
11-2	図 11	1.12	1.11
11-3	図 12	1.13	1.12
11-4	図 13	1.12	1.11
21-1	図 14	1.00	1.00
21-2	図 15	1.01	1.01
21-3	図 16	1.02	1.01
21-4	図 17	1.02	1.01
21-5	図 18	1.03	1.00
21-6	図 19	1.01	1.00

* 初期効率、光照射後効率ともに試料番号21-1の値を1.00とした場合の相対値

【0094】

【実施例2】実施例1と同様に、図10に示すpin型光起電力デバイスを図5に示す構成の堆積膜形成装置を用いて、以下に記載の手順の他は実施例1と同じ手順で作製した。まず実施例1と同様に50mm×50mmの大きさのステンレス製基体101上に真空スパッタ装置を用いてArスパッタにより下部電極102となる約1000ÅのAg薄膜を堆積した。

【0095】その上に実施例1と同じくn型層103を形成した。続いてバッファ層117を層厚50Åとして形成した。その後図14に示すようにGeH₄の流量を制御して同図に示すようなGe原子の分布をもつi型層104を形成した。次にバッファ層118を層厚50Åとして形成した後、実施例1同様p型層105、n型層106を順次形成した。再びバッファ層119を50Å形成し、前記i型層104の形成時と同様、GeH₄の流量を制御して図14に示すGe原子の分布をもつi型層107を形成した。その後、バッファ層120を層厚50Åとして形成した後、実施例1と同様にp型層108、n型層109、i型層110、p型層111、透明電極112、集電電極113を順次形成した。こうして試料を得た。

【0096】次にバッファ層117、118、119、120の層厚を全て同じ厚さとし、その厚さのみを10Å、30Å、100Å、500Å、1000Å、1200Åと変えた6つの試料を作製した。以上7つの試料をバッファ層の層厚が10、30、50、100、500、1000、1200Åの試料をこの順で12-1、12-2、12-3、12-4、12-5、12-6、12-7とした。また、バッファ層の全くない試料も作製し、この試料を22-1とした。

【0097】これらの光起電力デバイスは実施例1と同様、素子の透明電極112側よりAM1.5光(100mW/cm²)を照射したときの初期光電変換効率 η_0 を求めた。得られた η_0 の相対値を初期効率として表7に示す。また、実施例1と同様、AM1.5光(100mW/cm²)を500hr連続照射した後、再び前述と同様に素子の透明電極112側よりAM1.5光(100mW/cm²)を照射したときの光電変換効率 η を求めた。

【0098】このようにして得られた η と η_0 から劣化率を求め $\{(\eta_0 - \eta) / \eta_0\}$ 相対値を求めた。得られた結果を、光劣化後として表6に示す。表6より、本発明の光起電力デバイスは、i型Siバッファ層の厚さが

50 Å以下もしくは1000 Å以上であるような光起電
力デバイスと比べて、初期効率及び光劣化後において優
れた特性を示すことがわかった。

*【0099】
【表6】

*

試料No.	Siバッファ層膜厚 (Å)	初期効率*	光照射後効率*
22-1	0	1.00	1.00
12-1	10	1.01	1.02
12-2	30	1.01	1.01
12-3	50	1.09	1.10
12-4	100	1.10	1.10
12-5	500	1.11	1.09
12-6	1000	1.10	1.10
12-7	1200	1.02	1.01

*初期効率、光照射後効率ともに試料No.22-1を1とした相対値

【0100】

【実施例3】本実施例3においては、図10に示したよ
うな断面構成のデバイスを作製した。作製工程等の基本
的な方法は実施例1と同じである。異なる点はミドルセ
ルMCLの1型層107におけるGe原子の含有量の極
大値(C_{max}107)とボトムセルBCLの1型層10
4におけるGe原子の含有量の極大値(C_{max}104)
とを異ならしめC_{max}104>C_{max}107とした点であ
る。

【0101】図5に示す構成の堆積膜形成装置を用い
て、以下の手順で作製した。まず、50mm×50mm
の大きさのステンレス製基体101を周知のスパッタリ
ング装置内に入れ10⁻⁶Torr以下に真空排気した
後、Arをスパッタ用ガス、Agをターゲットとして用
い、前記基体101上に下部電極102となる約100
0ÅのAg薄膜を堆積した。この基体101を取り出
し、ロードロック室213内にある基体搬送治具206
上に基体保持用カセット202を配し、その上に下部電
極102の堆積された面を図5中下側に向けて固定し、
ロードロック室213内を不図示の排気ポンプで10⁻⁶
Torr以下の圧力に真空排気した。この間、成膜室2
01は排気ポンプ215により10⁻⁶Torr以下の圧
力に排気されている。両室の圧力がほぼ等しくなっ
た時点でゲートバルブ207を開け、基体搬送治具206
を用いて基体保持用カセット202を成膜室201内に移
動し再びゲートバルブ207を閉じた。

【0102】次に、ヒーター205にて基体101の表
面温度が200℃となるように加熱を行った。基体温度
が安定した時点で、Si₂H₆ガス10sccmと水素ガ
スにて1%希釈したPH₃ガス、12sccm及びH₂ガ
ス500sccmをガス供給パイプ208、209より
導入した。次いで、排気バルブ214の開度を調節し、
成膜室201の内圧を1.5Torrに保った。

【0103】高周波電源210はマッチング回路211
を介してカソード電極212に接続されており、前記高
周波電源210より13.56MHzの高周波電力20
Wを直ちに投入し成膜を開始した。このようにして、n
型のμc-Si:H膜を200Å形成後ガスの導入及び
高周波電力の投入を止めて排気ポンプ215により成膜
室201内を10⁻⁶Torr以下に真空排気した。次い
で、成膜室201と全く同じ構成で10⁻⁶Torr以下
に真空排気されている成膜室216へn型半導体層10
3の形成された基体101を基体搬送治具206を用い
て移動させた。

【0104】以下成膜室216内の構成は成膜室201
と同じ故、同じ図面番号にて説明する。成膜室216内
では圧力を1.2TorrとしSi₂H₆ガスを10sc
cm導入し、15Wの高周波電力を投入して200Å厚
のノンドープのa-Si:Hからなるバッファ層117
を形成した。次いで、一旦高周波電力の投入を止めSi
₂H₆ガスの流量を一定にしたまま、GeH₄ガスを流量
1.5sccmで供給し、再び15Wの高周波電力を投

33

入したままGeH₄ガスの流量を徐々に10 sccmまで増大させて1型層104中の層領域104'を200 Å程形成し続いてGeH₄ガスの流量を徐々に1.5 sccmまで減少させ800 Åの層領域104''を形成した。高周波電力の投入を止めGeH₄ガスの供給を中止してから再度高周波電力を投入し200 Åのノンドープのa-Si:Hからなるパフファ層118を形成した。

【0105】次に、基体保持用カセット202に固定され上記工程にてパフファ層118まで堆積された基体101を基体搬送治具206にて成膜室201に搬送し10⁻⁵ Torr以下に保ちつつ基体101をヒーター205で230℃に加熱し基体温度が安定したところでガス導入管208、209よりSiH₄ガス5 sccm、水素ガスにて2%希釈したBF₃ガス5 sccmを成膜室201に導入し、排気バルブ214の開度を調整して成膜室内の圧を1.5 Torrに保った。次いで前述と同じ方法で150Wの高周波電力を投入し100 Åのp型μc-Si半導体層105を1型のパフファ層118上に堆積した。次に前述のn型μc-Si:H膜103の堆積方法と全く同じ条件で成膜室201内でp型μc-Si半導体層105上にn型μc-Si:H膜106を100 Å堆積させた。

【0106】次に成膜室216内に基体を配し、圧力1.2 Torr Si₂H₆ガスを10 sccm導入し、15Wの高周波電力を投入してノンドープのa-Si:Hを100 Å堆積させパフファ層119を形成した。続いて、一旦高周波電力の投入を止め、GeH₄ガスを流量1.5 sccmで供給した後、再び高周波電力を投入しながらGeH₄ガスの流量を5.0 sccmまで徐々に増大させa-SiGe:Hからなる層厚400 Åの層領域107'を形成し、続いてGeH₄ガスの流量を1.5 sccmまで徐々に減少させa-SiGe:Hからなる層厚200 Åの層領域107''を形成した。再び高周波電力の投入を中止し、GeH₄ガスの供給を停止させた後、高周波電力の投入を再開しノンドープのa-Si:Hからなる100 Åのパフファ層120を形成した。

【0107】次に前述のp型μc-Si半導体層105と同様の方法により成膜室201内でp型μc-Si半導体層108を100 Å堆積し、こうしてボトムセルBCLの上にミドルセルMCLを形成した。そして成膜室201内で前述のn型μc-Si:H膜103の堆積方法と全く同じ条件でp型μc-Si半導体層108上にn型μc-Si:H膜109を100 Å堆積させた。次に、成膜室216内で、基体温度を250℃、Si₂H₆ガス流量10 sccm、H₂ガス流量500 sccm、圧力1.1 Torr、高周波電力15Wの条件下で1型のa-Si:H半導体層110を600 Å堆積した。

【0108】次に前述のp型μc-Si半導体層105

34

と同様の方法により成膜室201内でp型μc-Si半導体層111を100 Å堆積した。こうしてミドルセルMCL上にトップセルTCLを形成した。基体搬送治具206にて基体搬送用カセット202をゲートバルブ207を介して取り出し用ロードロック室213に移動させ、冷却後n i p型半導体層の堆積された基体101を取り出した。

【0109】3つのセルBCL、MCL、TCLが積層された基体101をInとSnの金属粒が重量比1:1で充填された蒸着用ボートがセットされた周知の真空蒸着装置に入れ、10⁻⁵ Torr以下に真空排気した後、抵抗加熱法により1×10⁻³ Torr程度の酸素雰囲気中で透明電極112としてのITO薄膜を約700 Å蒸着した。この時の基体温度は170℃とした。冷却後、該基体101を取り出し、透明電極112の上面に集電電極パターン形成用のマスクパターンを密着させて配置し、真空蒸着器に入れ、10⁻⁵ Torr以下に真空排気した後、抵抗加熱法によりAgを厚さ約0.8 μm蒸着し、櫛形の集電電極113を形成し、このようにして形成された光起電力デバイスを作製した。

【0110】図22及び図23に、本実施例3によるデバイスの1型層104とパフファ層117、118におけるGe原子含有量とその層形成の際のGeH₄ガスの流量変化のグラフ(図22)と、1型層107とパフファ層119、120におけるGe原子含有量とその層形成の際のGeH₄ガスの流量変化のグラフ(図23)とを示す。本実施例のデバイスにおける1型層104中のGe原子の最大含有量は56.0 at%、Ge原子の最小含有量は22.0 at%であり、バンドギャップの最小値は1.37 eV、最大値は1.58 eVであった。一方、1型層107中のGe原子の最大含有量は40.5 at%、最小含有量は22.0 at%であり、バンドギャップの最小値は1.45 eV、最大値は1.58 eVであった。

【0111】そして、実施例1同様に初期効率と光照射後の効率とを測定した結果、表5の試料21-1を基準とした時、初期効率は1.14となり、光照射後の効率も1.13と向上していた。

【0112】

【発明の効果の概要】以上、説明してきたように、本発明によれば、従来の傾斜バンドギャップを有するa-SiGe膜を具備する光起電力デバイスが含んでいた劣化し易い組成のa-SiGe膜を用いずに、傾斜バンドギャップをもつa-SiGe膜を具備する光起電力デバイスを構成することにより光劣化が抑制され高効率かつ高信頼性のデバイスを提供することができる。

【図面の簡単な説明】

【図1】本発明の一実施態様例による光起電力デバイスを説明するための模式的バンド図である。

【図2】図1に示した光起電力デバイスの模式的断面図

である。

【図3】実験1で用いた試料を説明するための模式的断面図である。

【図4】実験1で用いた試料を説明するための模式的断面図である。

【図5】本発明の光起電力デバイスの作製に用いられる堆積膜形成装置の模式的断面図である。

【図6】Ge原子の含有量と、伝導度における劣化率と、の関係を示すグラフである。

【図7】実験2で用いた試料を説明するための模式的断面図である。

【図8】実験3で用いた試料を説明するための模式的断面図である。

【図9】Ge原子の含有量と、光電変換効率における劣化率と、の関係を示すグラフである。

【図10】本発明の別の実施態様例における光起電力デバイスを示す模式的断面図である。

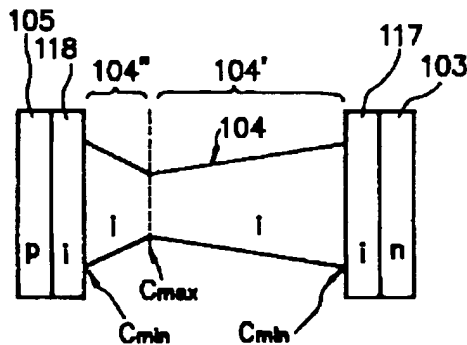
【図11】本発明に用いられるSiGe膜を形成する場合のガス流量の変化を示すグラフである。

【図12】本発明の実施例1においてSiGe膜を形成する場合のガス流量の変化の一例を示すグラフである。

【図13】本発明の実施例1においてSiGe膜を形成する場合のガス流量の変化の別の一例を示すグラフである。

【図14】本発明の実施例1においてSiGe膜を形成する場合のガス流量の変化の他の一例を示すグラフである。

【図1】



【図15】本発明の実施例1においてSiGe膜を形成する場合のガス流量の変化の更に他の一例を示すグラフである。

【図16】比較例においてSiGe膜を形成する場合のガス流量の変化の一例を示すグラフである。

【図17】比較例においてSiGe膜を形成する場合のガス流量の変化の一例を示すグラフである。

【図18】比較例においてSiGe膜を形成する場合のガス流量の変化の一例を示すグラフである。

【図19】比較例においてSiGe膜を形成する場合のガス流量の変化の一例を示すグラフである。

【図20】比較例においてSiGe膜を形成する場合のガス流量の変化の一例を示すグラフである。

【図21】比較例においてSiGe膜を形成する場合のガス流量の変化の一例を示すグラフである。

【図22】本発明の実施例3において、ボトムセルの1型層とバッファ層とを形成する場合のガス流量の変化の一例を示すグラフである。

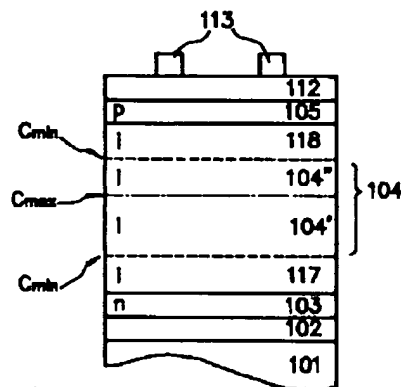
【図23】本発明の実施例3において、ミドルセルの1型層とバッファ層とを形成する場合のガス流量の変化の一例を示すグラフである。

【図24】従来の光起電力デバイスのエネルギーバンドの一例を示す図である。

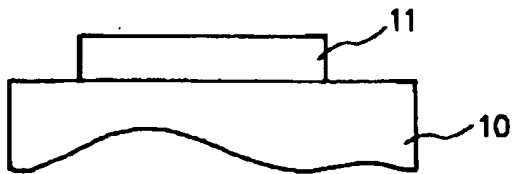
【図25】従来の光起電力デバイスのエネルギーバンドの他の例を示す図である。

【図26】従来の光起電力デバイスのエネルギーバンドの更なる例を示す図である。

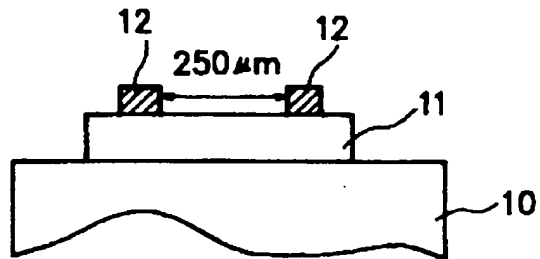
【図2】



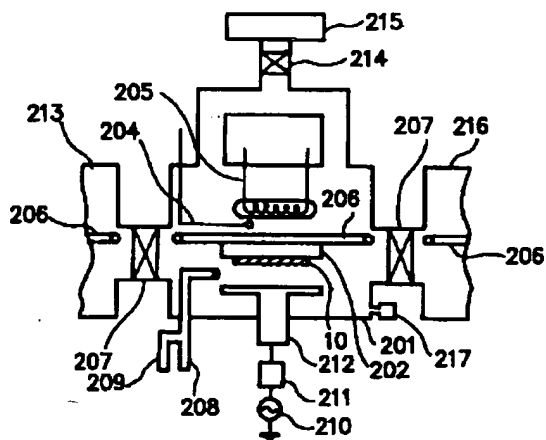
【図3】



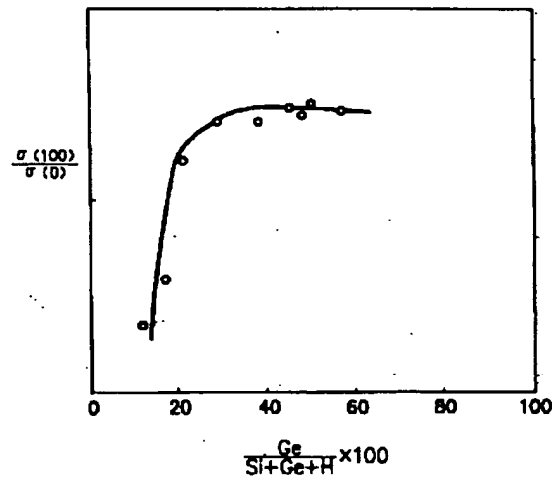
【図4】



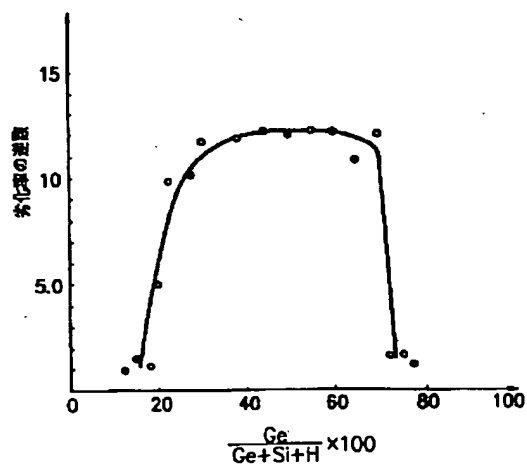
【図5】



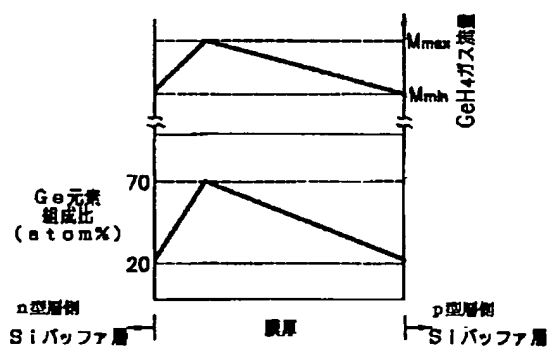
【図6】



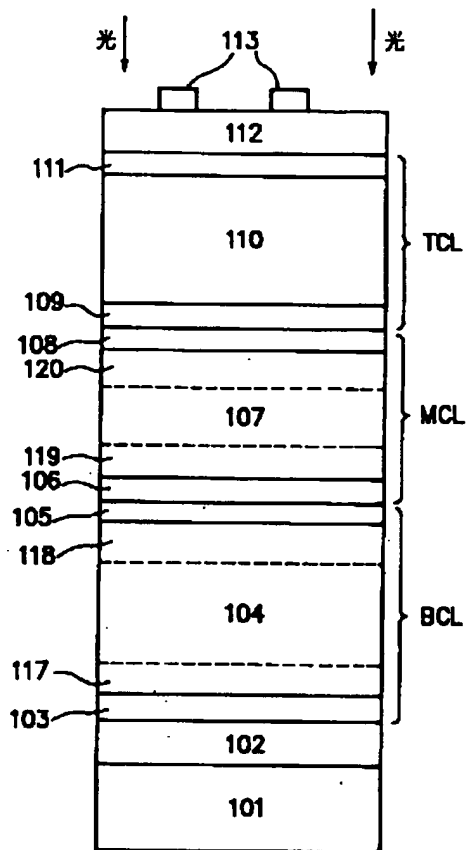
【図9】



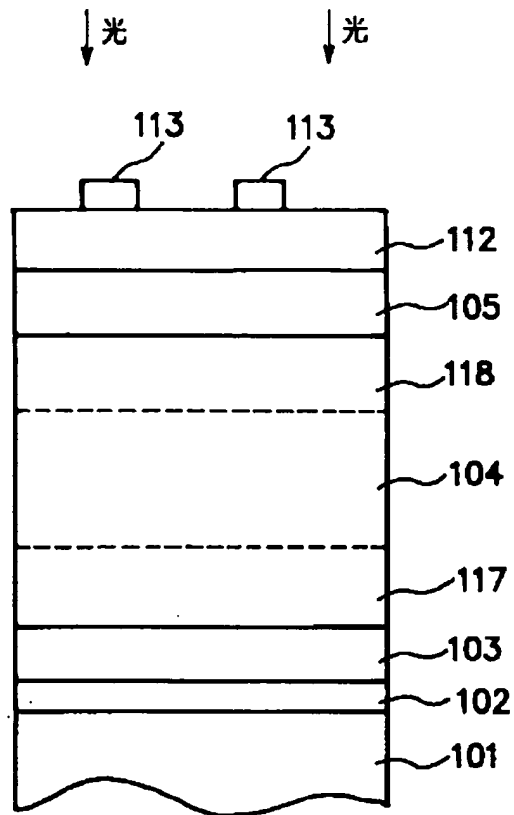
【図12】



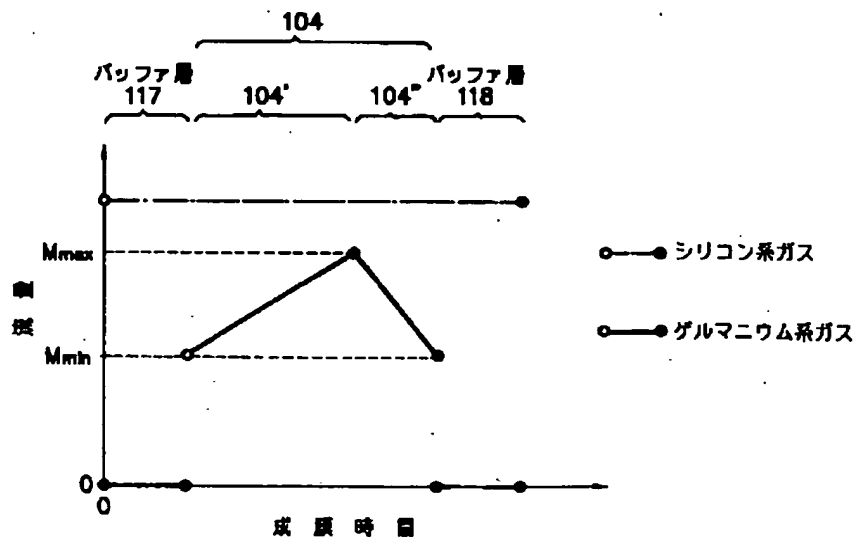
【図7】



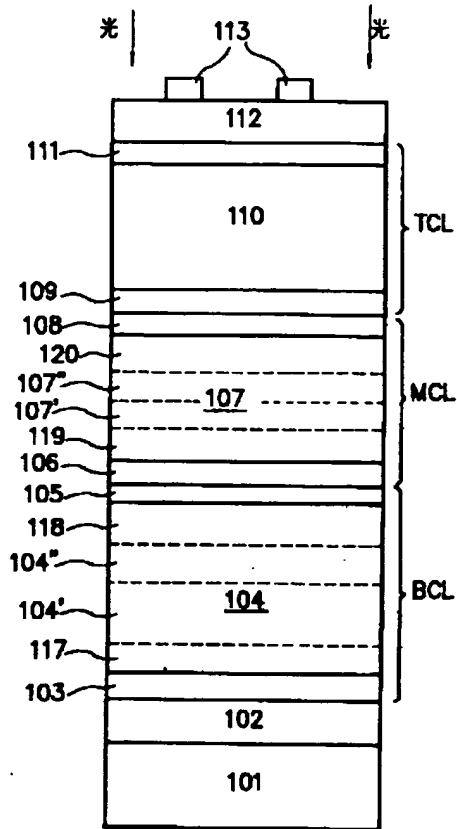
【図8】



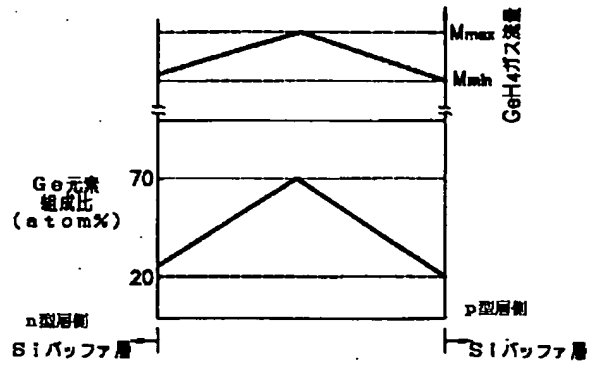
【図11】



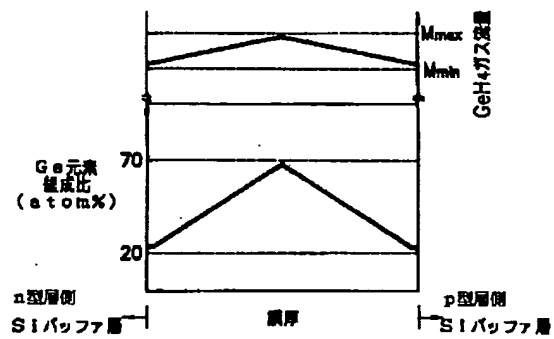
【図10】



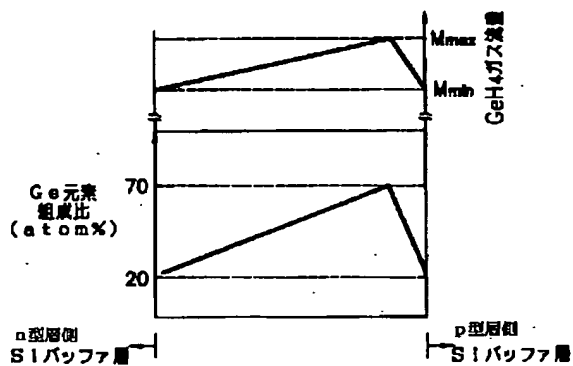
【図13】



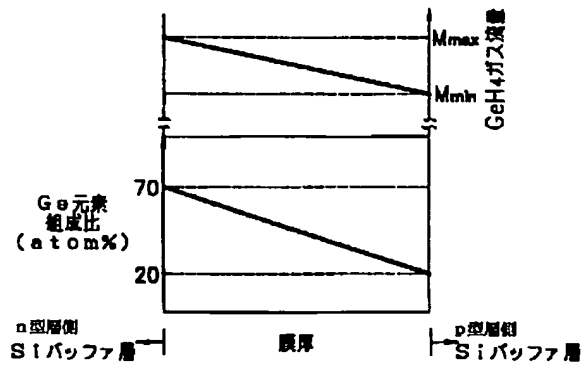
【図15】



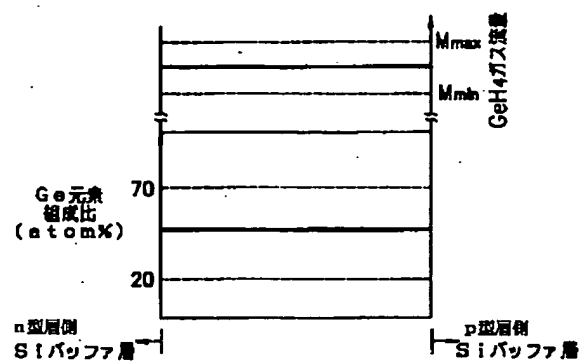
【図14】



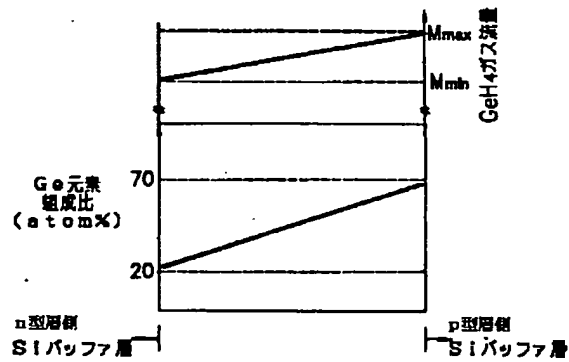
【図16】



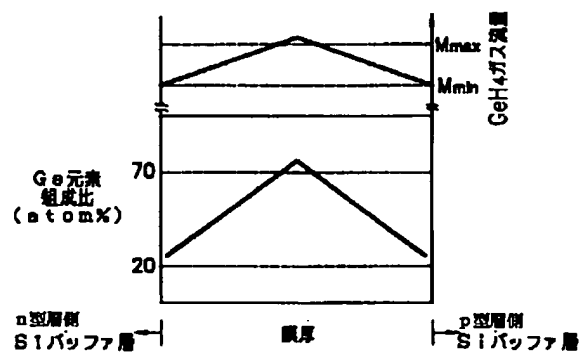
【図17】



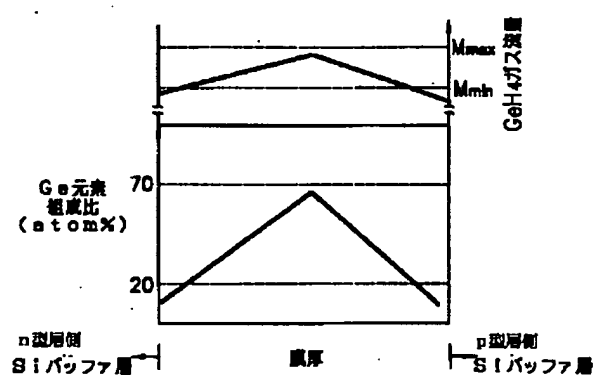
【図18】



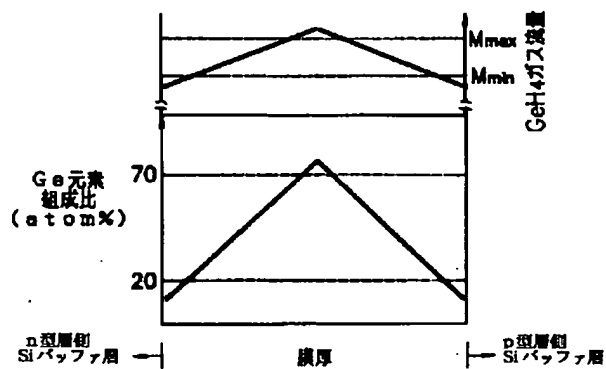
【図19】



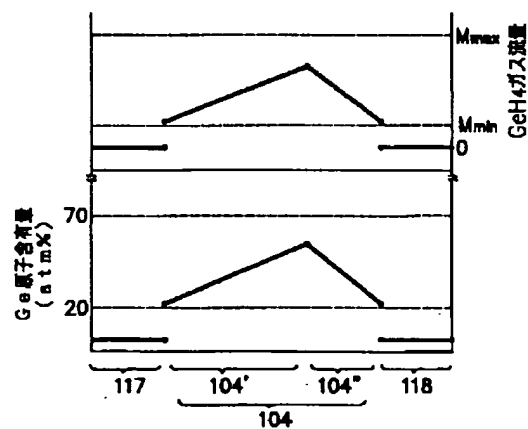
【図20】



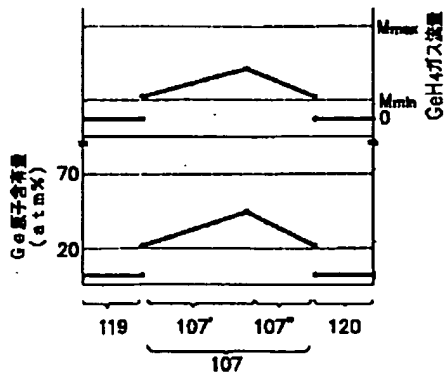
【図21】



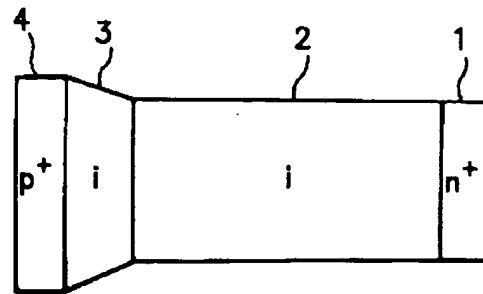
【図22】



【図23】



【図24】



【図26】

【図25】

